

NEWS LETTER

반도체실험실

발행일 2025년 12월 31일 | 발행인 정동윤 센터장 | 발행처 반도체소부장기술센터

주요소식

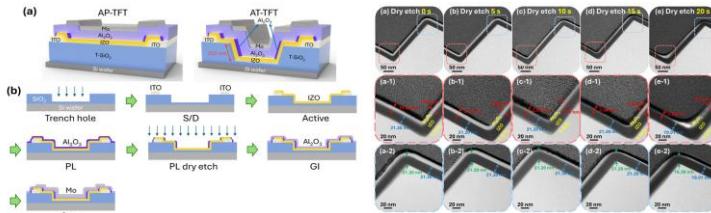
- 공정 지원 대표 사례
- 내 칩(My Chip) 경진대회
- 훈련이 곧 안전 - 가스누출 비상훈련 시행
- 내 칩(My Chip) 무료 제작 서비스
- 건식 식각 장비 신규 도입

공정 지원 대표 사례

- (KAIST) ETRI 반도체실험실 활용 산화물 TFT 기술 개발
- (KIST) ETRI CMOS 공정, 뉴로모픽 반도체 실증 연구 플랫폼으로 활용

(KAIST) ETRI 반도체실험실 활용 산화물 TFT 기술 개발

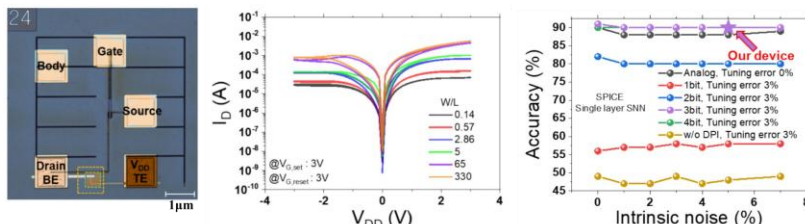
한국과학기술원(KAIST)은 최근 트랜치 구조 산화물 박막 트랜지스터(Thin Film Transistor, TFT)의 전류 구동 능력을 향상시키기 위한 새로운 공정 접근법을 제시하였다. 해당 연구에서는 원자층 증착(Atomic Layer Deposition, ALD)과 선택적 보호층(Protective Layer, PL) 기반 건식 식각 공정을 결합하여 산화물 반도체 활성층을 형성한 트랜치 TFT 구조를 구현하였으며, 그 결과 10^6 를 초과하는 우수한 온/오프 전류 비율을 달성하였다. 해당 연구 성과는 국제 학술지 *Journal of Alloys and Compounds*(<https://doi.org/10.1016/j.jallcom.2025.184565>)에 게재되어 기술적 우수성을 국제적으로 인정받았다. KAIST 연구진은 "ETRI의 반도체실험실의 공정 지원을 통해 연구를 성공적으로 마무리할 수 있었다"며, "의뢰자 친화적인 공정 지원과 긴밀한 협업이 연구 수행에 큰 도움이 되었다"고 전했다. KAIST는 향후에도 ETRI 반도체실험실을 활용하여 차세대 산화물 반도체 소자 기술 개발을 지속적으로 추진할 계획이다.



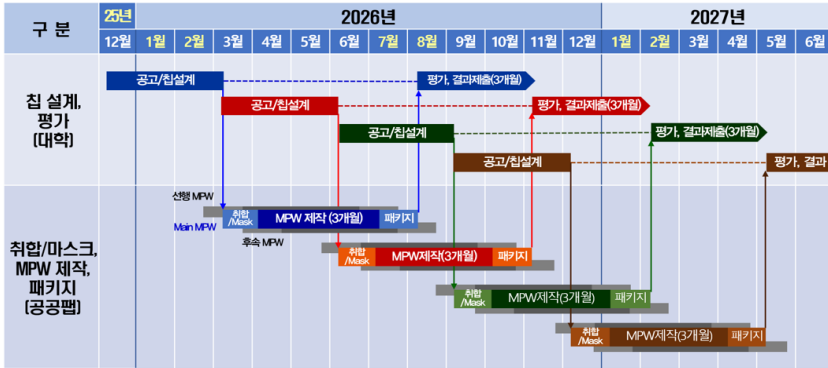
Ref: Jjallcom 1046(2025) 184565

(KIST) ETRI 500nm CMOS 공정, 뉴로모픽 반도체 실증 연구 플랫폼으로 활용

ETRI의 500nm CMOS 반도체 공정이 멤리스터 기반 뉴로모픽 AI 반도체 연구를 위한 실증 플랫폼으로 활용되며 연구 경쟁력을 입증하고 있다. 표준 CMOS 공정을 기반으로 한 본 공정은 안정적인 소자 특성과 높은 설계 유연성을 바탕으로, 차세대 컴퓨팅 소자의 실제 동작 검증에 적합한 연구 환경을 제공한다. 최근 한국과학기술연구원(KIST)은 ETRI 500nm CMOS 공정을 활용하여 트랜지스터-멤리스터 결합 구조(1T-1R)를 설계·제작하고, 이를 기반으로 스파이킹 뉴럴 네트워크(SNN) 동작을 SPICE 회로 수준에서 검증했다. 연구진은 트랜지스터와 멤리스터의 결합 방식에 따른 동작 특성을 체계적으로 분석하고, 공정 기반 소자 모델을 활용해 안정적인 어레이 구성이 가능함을 입증하였으며, 해당 성과는 국제 학술지 *Frontiers in Neuroscience*(<https://doi.org/10.3389/fnins.2025.1516971>)에 게재되었다. 특히 본 연구는 단순 소자 특성 평가를 넘어, 뉴로모픽 회로 및 추론 동작까지 확장하여 90%의 추론 정확도를 달성함으로써, ETRI 500nm CMOS 공정이 차세대 AI 반도체 연구에 실질적으로 활용 가능함을 보여주었다. 이는 연구용 반도체 공정이 소자-회로-시스템 수준의 통합 검증 플랫폼으로 확장될 수 있음을 제시한 대표 사례로 평가된다.



Ref: Front Neurosci. 19:1516971



내 칩(My Chip) 무료 제작 서비스, 2026년 대폭 확대

학생들이 직접 설계한 회로를 실제 칩으로 제작해주는 「내 칩(My Chip) 제작 서비스」의 2026년 운영 계획이 확정되었다. 2026년부터는 연 4회 정기 접수 체계를 도입하고, 총 12회의 MPW(Multi-Project Wafer)를 운영할 예정이다. 각 접수 차수별로 ETRI, SNU, DGIST가 참여하여 3회의 MPW를 병렬로 수행함으로써, 보다 안정적이고 신속한 칩 제작 환경을 제공한다.

현재 2025년 3차 서비스는 제작 공정이 한창 진행 중이며, 2026년 2월 칩 배포를 목표로 하고 있다. 또한, 2025년 4차 서비스에는 16개 대학, 2개 고교, 31개 팀, 총 82명의 학생이 참여하였고, 현재 공정이 진행 중이다.

2026년부터는 설계 DB의 조기 접수 또는 접수 기간 연장이 필요한 경우를 고려해, 2주간격의 선행 MPW 및 후속 MPW 진행을 추진할 예정이다. 이를 통해 참여 학생의 설계 일정 유연성을 높이고, 교육 수요에 보다 능동적으로 대응할 수 있을 것으로 기대된다. 2026년 1차 MPW는 3월 7일까지 접수받으며, 자세한 일정 및 신청 방법은 모아팍 홈페이지에서 확인 가능하다. (<https://moafab.kr/css/myPage/bussiness/myChip/info>)

「내 칩(My Chip) 경진대회」, 대한전자공학회 추계학술대회에서 첫 개최

대학(원)생 반도체 설계 역량을 평가하고 성과를 공유하는 「내 칩(My Chip) 경진대회」가 11월 28일 대한전자공학회 추계학술대회 현장에서 처음으로 개최되었다. 본 대회는 「내 칩 제작 서비스」를 통해 실제 칩 제작을 경험한 학생들이 설계-제작-측정-분석하는 전 과정을 바탕으로 연구성과를 발표하고 경쟁하는 장으로 마련되었다. 올해 처음 열린 경진대회에는 19개 대학, 42개팀, 총 107명이 참가했으며, 디지털·아날로그·혼성신호 집적회로 등 다양한 분야에서 창의적이고 완성도 높은 설계 결과물이 출품되었다. 심사는 대한전자공학회 소속 반도체 회로 설계 전문가와 교수진이 참여하여, 설계의 창의성, 회로 설계 기술 수준, 제작된 칩의 평가 및 분석 결과를 종합적으로 평가했다.

대상인 과학기술정보통신부 장관상은 제주대학교 Challenger팀의 '8.1mW 6-bit 10-MS/s Asynchronous SAR ADC와 경희대학교 포테이토칩팀의 '12비트 CORDIC 기반 NCO'가 공동 수상했다. 이외에도 한국연구재단 이사장상, 대한전자공학회 회장상, ETRI 원장상, 서울대학교 총장상, 대구경북과학기술원 총장상 등 총 10점의 우수상이 수여되었다.

「내 칩 경진대회」는 매년 정례 개최될 예정이며, 「내 칩 제작 서비스」에 참여한 학생이면 누구나 신청이 가능하다. 이를 통해 내 칩 제작 서비스는 단순한 교육 프로그램을 넘어, 차세대 반도체 설계 인재를 양성하는 실천형 플랫폼으로 자리매김 할 것으로 기대된다.



[대상 수여 : Challenger 팀]



[대상 수여 : 포테이토칩 팀]

내 칩(My Chip) 무료 제작 서비스

- 2025-3차/4차 MPW 제작 중
- 2026-1차 MPW 신청 모집 중 (26.3.7일 마감)

내 칩(My Chip) 경진대회

- 대한전자공학회 추계 학술대회, 11/28(금)
- 19개 대학, 42개 팀, 107명 참여
- 대상 2점: 과학기술정보통신부장관상 & 300만원
- 우수상 10점: 5개 기관장상(NRF, IEIE, ETRI, SNU, DGIST) & 150만원

건식 식각 장비 신규 도입

AMAT사 Centura II Hybrid System



건식 식각 장비 도입으로 공정 지원 역량 강화

ETRI에서는 2025년 AMAT사의 Centura II Hybrid System 건식 식각 장비를 도입하고, 2026년 3월 공정 서비스 개시를 목표로 본격적인 공정 준비에 착수했다. 이번 장비 도입을 통해 ETRI 반도체실험실의 식각 공정 품질과 공정 선택성이 한층 강화될 것으로 기대된다. 해당 장비는 6인치(150mm) 웨이퍼 대응 3챔버 구성으로, Poly-Si 식각(챔버 A), Si 식각(챔버 B), 유전체 식각(챔버 C) 공정을 각각 독립적으로 수행할 수 있다. 챔버 A, B는 DPS(Decoupled Plasma) 기반 ICP 타입이며, 챔버 C는 eMxP MERIE 방식을 적용해, 다양한 재료와 구조에 대해 우수한 식각 균일도와 개선된 측면 수직도를 제공할 수 있다.

본 장비는 Electrostatic Chuck을 탑재하고 있어 공정 안정성을 높였으며, 현재 대외 공정 지원을 위한 레시피 개발 및 공정 최적화가 진행 중이다. 이를 통해 고품질 식각이 요구되는 차세대 반도체 연구 및 공정 개발 수요에 효과적으로 대응할 계획이다. 대외 서비스 개시 일정과 공정 의뢰 방법은 모아팸(MOAFAB) 홈페이지를 통해 순차적으로 공지할 예정이다.

훈련이 곧 안전

가스 누출 비상 훈련



훈련이 곧 안전 - 가스 누출 비상 훈련으로 사고 예방 역량 강화

반도체실험실은 독성가스와 유해화학물질, 고위험·고정밀 연구장비를 다수 운영하는 시설로, 비상 상황 발생 시 신속하고 정확한 대응 체계가 무엇보다 중요하다. 이에 ETRI에서는 가스 누출 사고를 가정한 비상 대응 훈련을 정기적으로 시행하며, 현장 대응 역량을 지속적으로 강화하고 있다.

이번 훈련은 실제 상황을 가정해 가스 누출 인지-초기 대응-현장 통제-대피 및 보고 체계의 전 과정을 점검하는 방식으로 진행되었다. 훈련과 함께 반도체실험실은 일일주간·월간 안전점검을 포함한 상시 안전관리 체계를 운영하고 있으며, 점검 과정에서도 출된 지적사항에 대해서는 즉각적인 개선 조치를 하고 있다. 또한 실험실 신규 출입자를 대상으로 한 안전교육을 지속적으로 실시하고, 독성가스 및 화학물질 사고에 대비한 비상대응 매뉴얼과 대응 절차를 숙지하도록 함으로써, 모든 연구원이 비상 상황에 능동적으로 대응할 수 있는 환경을 조성하고 있다.

이러한 체계적인 안전관리와 반복적인 비상 훈련을 바탕으로, ETRI 반도체실험실은 2025년 한 해 동안 단 한 건의 사고 없이 무사고 운영을 달성하였다. 앞으로도 반도체실험실은 정기적인 비상 훈련과 안전관리 활동을 통해, 안전이 일상이 되는 연구 환경을 지속적으로 구축해 나갈 계획이다.

ETRI 반도체실험실은 여러분과 함께 성장하는 열린 연구 플랫폼입니다.

2025년 한 해 동안 ETRI 반도체실험실을 이용해주시는 모든 분들께 진심으로 감사의 말씀을 드립니다. 여러분의 신뢰와 협력 덕분에 올해도 의미 있는 성과를 함께 만들어 갈 수 있었습니다.

특히, 2025년에는 ETRI 반도체실험실을 활용한 외부 산학연 기관이 총 52개 기관으로, 전년대비 약 30% 증가하는 성과를 거두었습니다. 이는 ETRI 반도체실험실이 연구와 기술 개발을 위한 개방형 공공 인프라로 자리매김하고 있음을 보여주는 결과라 생각합니다. 실험실을 이용해 주신 모든 분들께 깊이 감사드리며, 각 기관의 연구와 사업이 좋은 성과로 이어지기를 진심으로 기원합니다.

다가오는 2026년에는 보다 효율적인 장비 운영과 서비스 개선, 그리고 신규 기술 지원 확대를 통해 한층 더 발전된 반도체실험실 운영을 준비하고 있습니다. 앞으로도 지속적인 이용과 소중한 의견을 부탁드립니다. 여러분의 연구와 도전을 함께하는 든든한 파트너가 되기 위해 최선을 다하겠습니다.

2026년에도 ETRI 반도체실험실과 함께 성장하며 의미 있는 성과를 만들어 가시기를 바라며, 새해를 맞아 건강과 행복이 늘 함께하시기를 기원합니다. 감사합니다.



반도체소부장기술센터
센터장 정동윤

Contact

- 문의처 : 박정현 행정실무원
- 이메일 : jh_park@etri.re.kr
- 연락처 : 042-860-0767

